

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

سری سوال: یک ۱

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

استفاده از ماشین حساب ساده، ماشین حساب مهندسی مجاز است

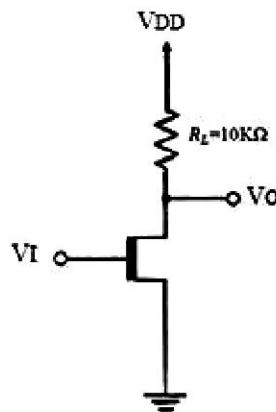
۱- در منطق دودویی حاصل ۱+۱ کدام است؟

۱. ۰ ۲. ۱ ۳. ۰ ۴. ۲

۲- کدامیک از گزینه های زیر جزء تکنولوژی های مورد استفاده در ساخت مدارات مجتمع نمی باشد؟

۱. SSI ۲. CMOS ۳. TTL ۴. GaAs

۳- در مدار شکل زیر در صورتی که  $V_{DD} = 1.8\text{ V}$  و  $V_{th} = \frac{1}{2}V_{DD}$  باشد. به ازای یک ولتاژ ورودی  $0.5\text{ V}$ ، ولتاژ خروجی چند ولت خواهد بود؟



۱. ۰ ۲. ۰.۹ ۳. ۰.۵ ۴. ۱.۸

۴- کدام گزینه در مورد پارامترهای مشخصه انتقالی معکوس کننده صحیح نمی باشد؟

۱.  $V_{OH}$  ماکزیمم ولتاژی است که در حالتی که فرض شود خروجی در منطق یک قرار دارد در خروجی گیت دیده می شود.
۲.  $V_{IL}$  ماکزیمم ولتاژ ورودی است که گیت آن را بصورت منطق صفر در نظر می گیرد.
۳.  $V_{OL}$  مینیمم ولتاژی است که در حالتی که فرض شود خروجی در منطق صفر قرار دارد در خروجی گیت دیده می شود.
۴.  $V_{IH}$  ماکزیمم ولتاژ ورودی است که گیت آن را بصورت منطق یک در نظر می گیرد.

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۵- چند جمله از جملات زیر درست است؟

- با دانستن تلفات توان، طراح می تواند جریانی که منبع تغذیه باید برای سیستم دیجیتال تامین کند را مشخص نماید.
- توان استاتیک توانی است که وقتی مدار تغییر حالت نمی دهد در مدار تلف می شود.
- در طراحی مدارهای دیجیتال اگر با کاهش جریان منبع، تلفات توان را کاهش دهیم، تاخیر افزایش می یابد
- هر چه حاصلضرب تاخیر در توان (DP) در یک خانواده منطقی کمتر باشد آن خانواده کارآمدتر است.

۱. فقط یکی از جملات صحیح می باشد.

۲. دو تا از جملات صحیح می باشد

۳. سه تا از جملات صحیح می باشد.

۴. هر چهار جمله صحیح می باشد.

۶- کدام گیت زیر، برای داشتن خروجی 1 منطقی کفایت حداقل یکی از ورودی ها 1 منطقی باشد؟

۱. NOT      ۲. NOR      ۳. AND      ۴. OR

۷- در مدارهای دیجیتال حاصل  $V_{IL} - V_{OL}$  نشان دهنده چه پارامتری است؟

۱. ولتاژ بحرانی بالا

۲. حاشیه امنیت نویز پایین

۳. ماکزیمم ولتاژ خروجی

۴. ولتاژ نقطه میانی

۸- کدامیک از جملات زیر در مورد بایاس مستقیم یک دیود (پیوند PN) نادرست می باشد؟

۱. در بایاس مستقیم، ولتاژ P نسبت به N یک ولتاژ مثبت می باشد.

۲. در بایاس مستقیم عرض ناحیه تخلیه دیود کاهش می یابد.

۳. جریان ایجاد شده در بایاس مستقیم ناشی از حامل های اقلیت می باشد.

۴. در بایاس مستقیم جهت جریان از P به N می باشد.

تعداد سوالات: تستی: ۳۰: تشریحی: ۰:

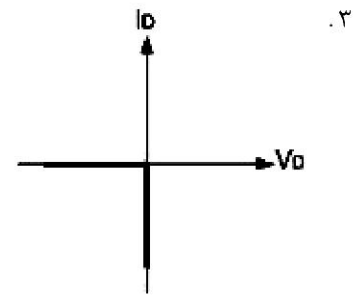
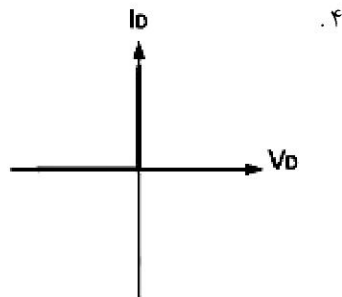
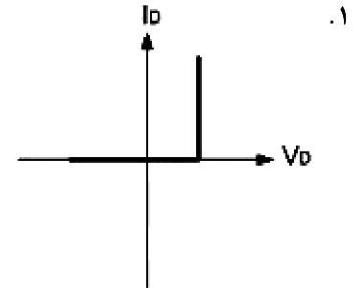
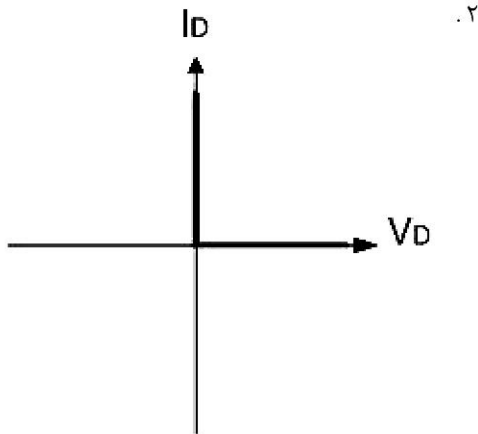
زمان آزمون (دقیقه): تستی: ۱۲۰: تشریحی: ۰:

سری سوال: ۱: یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۹- کدامیک از نمودارهای زیر نشان دهنده مدل خطی تکه ای یک دیود ایده ال با  $V_D(\text{on}) = 0$  می باشد؟



تعداد سوالات: تستی: ۳۰: تشریحی: ۰:

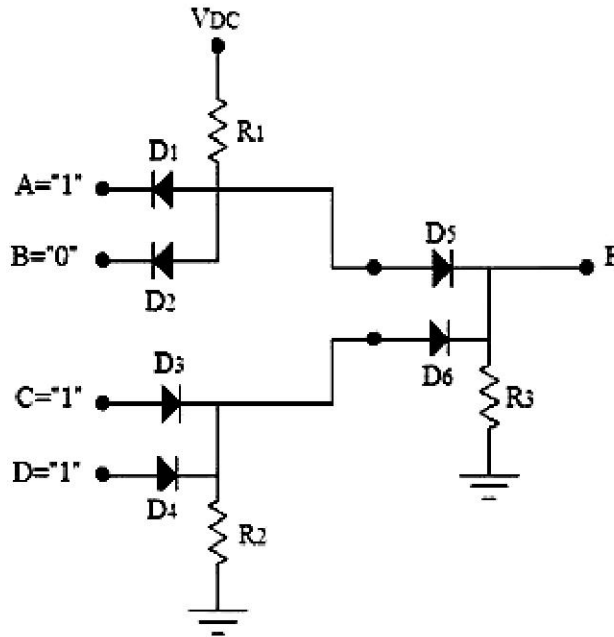
زمان آزمون (دقیقه): تستی: ۱۲۰: تشریحی: ۰:

سری سوال: ۱: یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۱۰- در مدار شکل زیر در صورتی که هر یک از ورودی های  $A, B, C, D$  در منطق مشخص شده باشند، خروجی  $F$  کدام خواهد بود؟



۴. نامعین

۳. "۱۰"

۲. "۰"

۱. "۱"

۱۱- در مدارهای گیت  $AND$  با سطح انتقال یافته و گیت  $OR$  با سطح انتقال یافته، وظیفه دیودهای انتقال دهنده سطح چیست؟

۱.  $V_{OH}$  در گیت  $AND$  و  $V_{OL}$  در گیت  $OR$  را به مقدارهای ایده آل خود نزدیک می کند.

۲.  $V_{OH}$  در گیت  $AND$  و  $V_{OH}$  در گیت  $OR$  را به مقدارهای ایده آل خود نزدیک می کند.

۳.  $V_{OL}$  در گیت  $AND$  و  $V_{OL}$  در گیت  $OR$  را به مقدارهای ایده آل خود نزدیک می کند.

۴.  $V_{OL}$  در گیت  $AND$  و  $V_{OH}$  در گیت  $OR$  را به مقدارهای ایده آل خود نزدیک می کند.

۱۲- کدامیک از جملات زیر در مورد ایجاد کانال برای عبور جریان در یک  $NMOS$  صحیح نمی باشد؟

۱. ولتاژ مثبت اعمالی به گیت در لحظه اول سبب می شود که حفره های آزاد از ناحیه زیر لایه واقع در زیر گیت (ناحیه کانال) رانده شوند.

۲. ولتاژ مثبت گیت، الکترون ها را از نواحی  $N$  سورس و درین جذب می کند.

۳. بعد از ایجاد کانال، با اعمال یک ولتاژ بین گیت و سورس، جریانی در کانال جاری می شود.

۴. کانال القایی ایجاد شده را لایه وارون شده می نامند.

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

سری سوال: ۱ یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۱۳- چند جمله از جملاتی که در زیر آورده شده است در مورد ولتاژ آستانه یک ترانزیستور  $NMOS$  صحیح می باشند؟  
- مقدار ولتاژ  $V_{DS}$  لازم برای ایجاد کانال در یک  $MOSFET$  را ولتاژ آستانه گویند.  
- ولتاژ آستانه یک  $NMOS$  منفی است.  
- مقدار ولتاژ آستانه به هنگام ساخت ترانزیستور کنترل می شود.

۱. هیچکدام از جملات صحیح نمی باشد.  
۲. فقط یکی از جملات صحیح می باشد.  
۳. دو تا از جملات صحیح می باشند.  
۴. هر سه جمله صحیح می باشد.

۱۴- در کدامیک از نواحی کاری یک ترانزیستور  $MOS$  جریان تقریباً ثابت است و به  $V_{DS}$  بستگی ندارد؟

۱. ناحیه اشباع  
۲. ناحیه خطی  
۳. نواحی اشباع و خطی  
۴. نواحی قطع و خطی

۱۵- با توجه به اینکه  $\mu_n = 2.5\mu_p$  است، نسبت  $(\frac{W}{L})$  دو  $MOSFET$  کانال  $N$  و  $P$  باید چه رابطه ای نسبت به هم داشته باشند، تا  $K_n = K_p$  باشد؟

۱.  $(\frac{W}{L})_n = 2.5(\frac{W}{L})_p$   
۲.  $(\frac{W}{L})_n = 0.4(\frac{W}{L})_p$   
۳.  $(\frac{W}{L})_n = (\frac{W}{L})_p$   
۴.  $(\frac{W}{L})_n = 0.1(\frac{W}{L})_p$

۱۶- برای یک ترانزیستور  $NMOS$  افزایشی،  $V_{TH} = 1V$ ،  $K_n = 1 \frac{mA}{V^2}$  و  $\lambda = 0$  می باشد. در این ترانزیستور،

گیت به ولتاژ  $+5V$  و سورس به زمین متصل است.

جریان درین ( $I_D$ ) به ازای  $V_D = +4.5V$  چه مقدار خواهد بود؟

۱.  $16mA$   
۲.  $3.5mA$   
۳.  $44mA$   
۴.  $8mA$

۱۷- برای یک ترانزیستور  $NMOS$  افزایشی،  $V_{TH} = 1V$ ،  $K_n = 1 \frac{mA}{V^2}$  و  $\lambda = 0$  می باشد. در این ترانزیستور،

گیت به ولتاژ  $+5V$  و سورس به زمین متصل است.

جریان درین ( $I_D$ ) به ازای  $V_D = 1V$  چه مقدار خواهد بود؟

۱.  $8mA$   
۲.  $1.75mA$   
۳.  $3.5mA$   
۴.  $0.395mA$

۱۸- می خواهیم یک  $MOSFET$  افزایشی با  $V_{TH} = 1V$ ،  $K_n = 0.1 \frac{mA}{V^2}$ ،  $\lambda = 0$  و  $I_D = 0.2mA$  در ناحیه اشباع

بسازیم.  $V_{GS}$  لازم و مینیمم  $V_{DS}$  برای این کار چیست؟

۱.  $V_{GS} = 2.26V$ ،  $V_{DS} = 1.26V$   
۲.  $V_{GS} = 1.63V$ ،  $V_{DS} = 0.63V$

۳.  $V_{GS} = V_{DS} = 1.63V$   
۴.  $V_{GS} = 3V$ ،  $V_{DS} = 2V$

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۱۹- اثر کلی افزایش دما روی جریان درین کدام است؟

۱. جریان درین افزایش می یابد.
۲. جریان درین کاهش می یابد.
۳. جریان درین تغییری نمی کند.
۴. قابل پیش بینی نیست.

۲۰- در یک ترانزیستور دوقطبی، بیشترین عرض مربوط به کدام پایه است؟

۱. بیس
۲. امیتر
۳. کلکتور
۴. عرض همه پایه ها یکسان می باشد

۲۱- در یک ترانزیستور دوقطبی در ناحیه اشباع، وضعیت پیوندهای بیس امیتر و بیس کلکتور به ترتیب چگونه است؟

۱. بایاس مستقیم - بایاس مستقیم
۲. بایاس معکوس - بایاس معکوس
۳. بایاس مستقیم - بایاس معکوس
۴. بایاس معکوس - بایاس مستقیم

۲۲- کدامیک از گزینه های زیر در مورد یک ترانزیستور BJT نادرست می باشد؟

۱. در ناحیه اشباع  $V_{CE}$  در یک مقدار ثابت حدود  $0.2V$  قرار می گیرد.
۲. مدل ابرز-مول یک مدل سیگنال بزرگ برای ترانزیستور BJT می باشد.
۳. در ناحیه اشباع  $I_C < \beta I_B$  می باشد.
۴. در یک ترانزیستور BJT،  $\beta = \frac{\alpha}{\alpha + 1}$  می باشد.

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

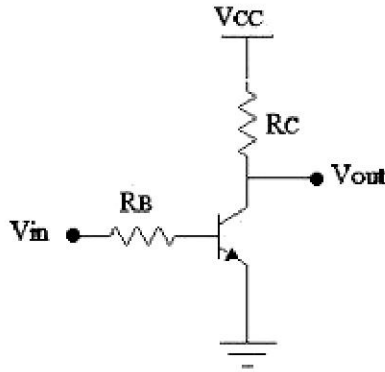
زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

سری سوال: ۱ یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۲۲- مقادیر  $V_{OH}$  و  $V_{OL}$  را برای گیت NOT شکل زیر در منطق RTL به ازای مقادیر زیر بدست آورید.  
 $V_{CC} = 5V$  ,  $R_C = R_B = 1K\Omega$  ,  $V_{BE(on)} = 0.7V$  ,  $V_{CE(sat)} = 0.2V$  ,  $\beta = 30$



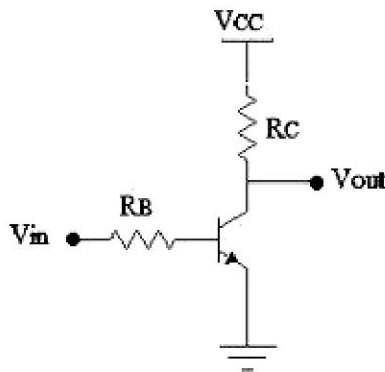
۲.  $V_{OH} = 0.2V$  و  $V_{OL} = 0$

۱.  $V_{OH} = 5V$  و  $V_{OL} = 0$

۴.  $V_{OH} = 5V$  و  $V_{OL} = 0.2V$

۳.  $V_{OH} = 2.5V$  و  $V_{OL} = 0.2V$

۲۴- توان مصرفی یک گیت RTL پایه در حالتی که یک گیت بعنوان بار به خروجی آن متصل باشد، کدام است؟  
 $V_{CC} = 5V$  ,  $R_B = 10K\Omega$  ,  $R_C = 1K\Omega$  ,  $V_{BE(sat)} = 0.8V$  ,  $V_{CE(sat)} = 0.2V$  ,  $\beta_F = 25$



گیت RTL پایه

۲.  $P_{CC}(avg) = 24 mW$

۱.  $P_{CC}(avg) = 12 mW$

۴.  $P_{CC}(avg) = 51.6 mW$

۳.  $P_{CC}(avg) = 12.9 mW$

تعداد سوالات: تستی: ۳۰: تشریحی: ۰:

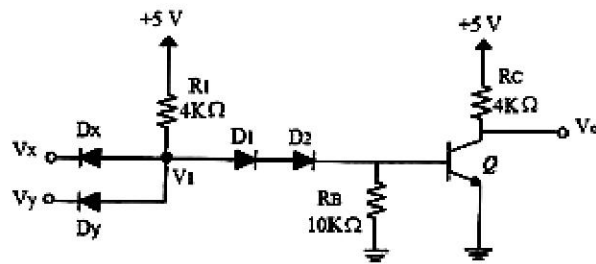
زمان آزمون (دقیقه): تستی: ۱۲۰: تشریحی: ۰:

سری سوال: ۱: یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۲۵- اگر در گیت NAND دو ورودی نوع DTL زیر  $V_x = V_y = 5V$  باشند جریان بیس ترانزیستور Q کدام است؟  
(افت ولتاژ دیود و پیوند بیس امیتر را در حالت روشن بودن  $0.7V$  در نظر بگیرید)



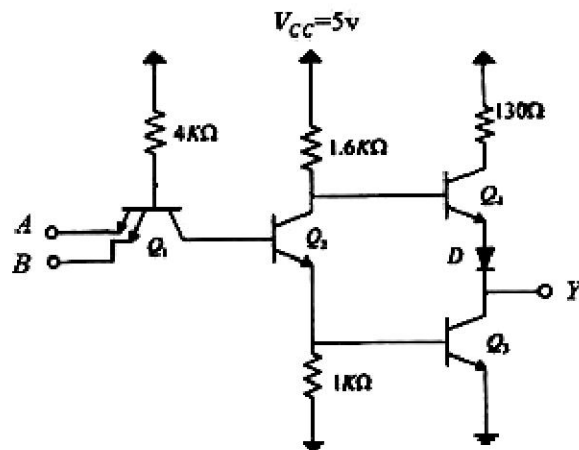
۰.۴۱mA .۴

۰.۷mA .۳

۰.۹۵mA .۲

۰.۶۲mA .۱

۲۶- کدامیک از جملات زیر در مورد مدار داده شده که مربوط به یک گیت TTL است صحیح نمی باشد؟



۱. در حالت ورودی بالا، دیود D، روشن بودن  $Q_4$  را تضمین می کند.

۲. وظیفه طبقه محرک  $Q_2$ ، ایجاد دو سیگنال ولتاژ مکمل لازم برای تحریک طبقه خروجی است.

۳. این مدار تابع NAND را تحقق می بخشد.

۴. در این مدار طبقه میانی را جداساز فاز و طبقه خروجی را توتم پل گویند.



تعداد سوالات: تستی: ۳۰ تشریحی: ۰

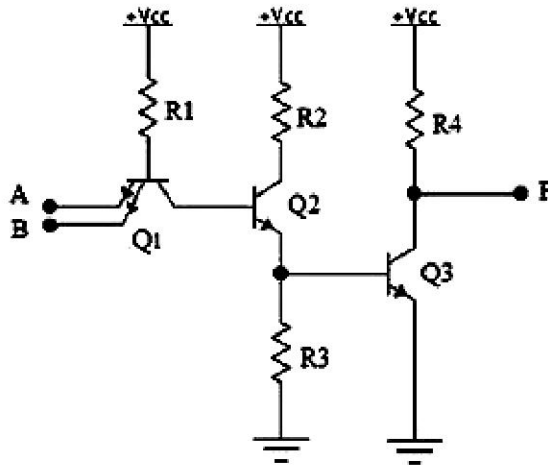
زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

سری سوال: ۱ یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵

۲۷- مدار شکل زیر چه تابعی را پیاده سازی می کند؟



$F = \overline{A} \cdot \overline{B}$  .۴

$F = AB$  .۳

$F = \overline{A} + \overline{B}$  .۲

$F = A + B$  .۱

۲۸- چند جمله از جملاتی که در زیر آورده شده است در مورد منطق تزویج امیتری (ECL) صحیح می باشد؟

- سرعت بالای ECL به خاطر کار کردن تمام ترانزیستورها در خارج از ناحیه اشباع است.
- در ECL از ساختار زوج تفاضلی نیز استفاده می شود
- طراحی گیت ECL چنان بهینه می شود که حاشیه های نویز بالا و پائین در آن برابر باشد و با تغییر دما نیز برابر بماند.
- گیت ECL دو خروجی مکمل بدست می دهد که تابع های OR و NOR را تحقق می بخشد.

۲. دو تا از جملات صحیح می باشند.

۱. فقط یکی از جملات صحیح می باشد.

۴. هر چهار جمله صحیح می باشد.

۳. سه تا از جملات صحیح می باشند.

۲۹- کمترین مصرف توان و بیشترین سرعت در بین خانواده های منطقی به ترتیب متعلق به کدام خانواده ها می باشد؟

۴. GaAs و TTL

۳. TTL و CMOS

۲. GaAs و CMOS

۱. CMOS و GaAs

۳۰- کدامیک از گزینه های زیر در مورد اتصال خانواده های منطقی به یکدیگر نادرست است؟

- ۱. برای اتصال خانواده های منطقی مختلف به یکدیگر لازم است که حتما سطوح ولتاژ و جریان دو مدار با هم سازگار شوند.
- ۲. برای اتصال خانواده STTL به خانواده CMOS مدار واسطی شامل یک مقاومت بالابر لازم است.
- ۳. برای اتصال خانواده CMOS به خانواده STTL مدار واسطی شامل یک دیود لازم است.
- ۴. برای تبدیل سطوح منطقی بین دو خانواده ECL و STTL، تراشه های واسط مختلفی بصورت تجاری موجودند.

شماره سوال	پاسخ صحيح	وضعت كليلد
١	ب	عادي
٢	الف	عادي
٣	د	عادي
٤	د	عادي
٥	د	عادي
٦	د	عادي
٧	ب	عادي
٨	ج	عادي
٩	الف، ب، ج، د	عادي
١٠	الف	عادي
١١	د	عادي
١٢	ج	عادي
١٣	ب	عادي
١٤	الف	عادي
١٥	ب	عادي
١٦	د	عادي
١٧	ج	عادي
١٨	د	عادي
١٩	ب	عادي
٢٠	ج	عادي
٢١	الف	عادي
٢٢	د	عادي
٢٣	د	عادي
٢٤	ج	عادي
٢٥	الف، ب، ج، د	عادي
٢٦	الف	عادي
٢٧	ب	عادي
٢٨	د	عادي
٢٩	ب	عادي
٣٠	ج	عادي