

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

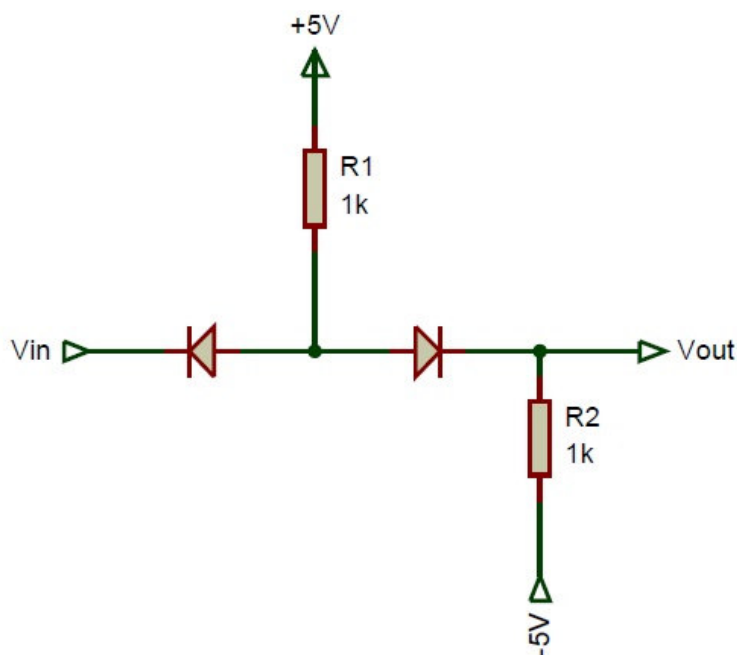
سری سوال: یک ۱

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

استفاده از ماشین حساب مهندسی مجاز است

۱- حداکثر ولتاژ خروجی یک گیت که به عنوان منطق یک در نظر گرفته می شود؟

۰.۴  $V_{IL}$ ۰.۳  $V_{IH}$ ۰.۲  $V_{OH}$ ۰.۱  $V_{OL}$ ۲- در مدار شکل زیر  $V_{OH}$ ،  $V_{OL}$  را بدست آورید

۰.۲  $V_{OH} = +5V, V_{OL} = -0.35V$

۰.۱  $V_{OH} = -0.35V, V_{OL} = -5V$

۰.۴  $V_{OH} = +0.35V, V_{OL} = -5V$

۰.۳  $V_{OH} = +5V, V_{OL} = +0.35V$

سری سوال: ۱ یک

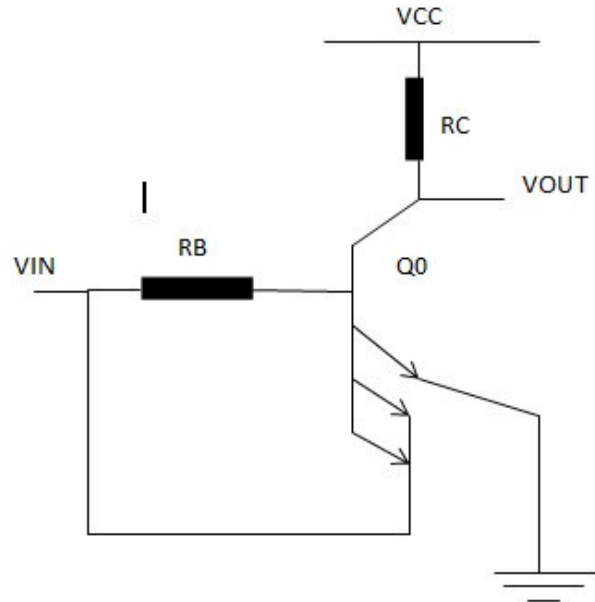
زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۳- کدام گزینه در مورد مدار زیر صحیح است؟



۲. ترانزیستور همواره در حالت اشباع است.

۱. ترانزیستور همواره قطع است.

۴. مدار مانند بافر سه حالتی عمل می کند.

۳.  $V_{OL} = V_{CE}(sat)$ 

۴- کدامیک از موارد زیر از دلایل کندی پاسخ منطق DTL نیست؟

۲. زمان طولانی صعود ولتاژ خروجی

۱. زمان طولانی صفر شدن ولتاژ خروجی

۴. اتلاف توان

۳. وجود خازن بار  $C_L$  در خروجی

سری سوال: ۱ یک

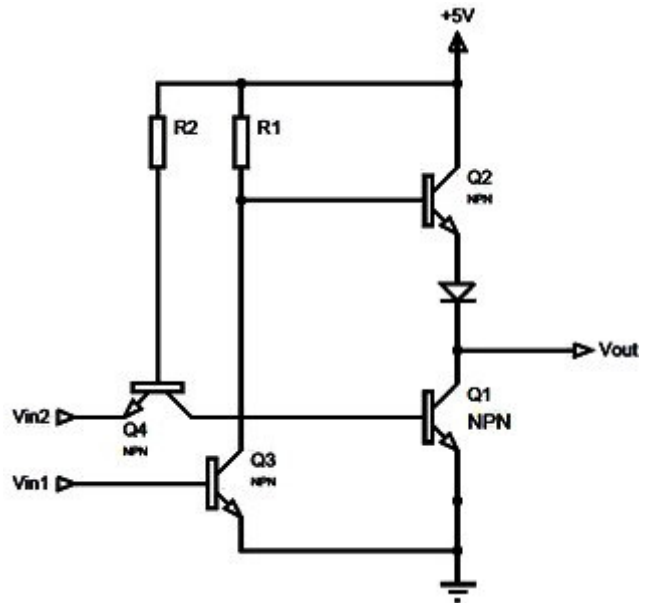
زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۵- مدار زیر مانند چه گیتی عمل می کند؟



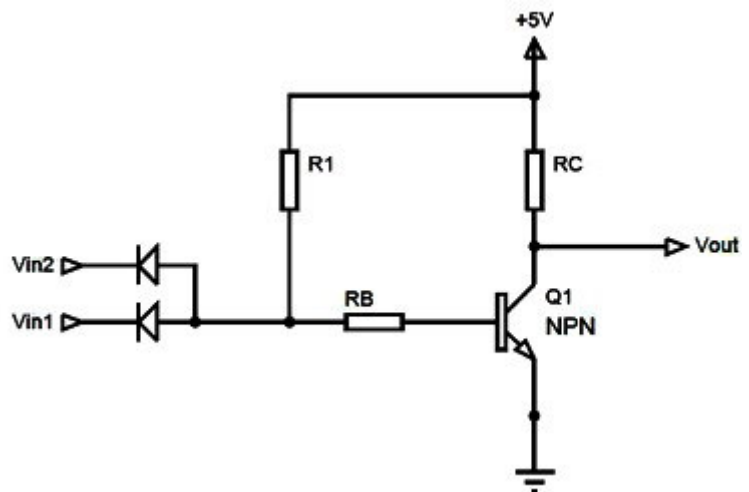
۰۴ . بافر سه حالته

۰۳ . AND

۰۲ . NAND

۰۱ . گیت NOT سه حالته

۶- مدار زیر مانند چه گیتی عمل می کند؟



۰۴ . NOR

۰۳ . AND

۰۲ . OR

۰۱ . NAND

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

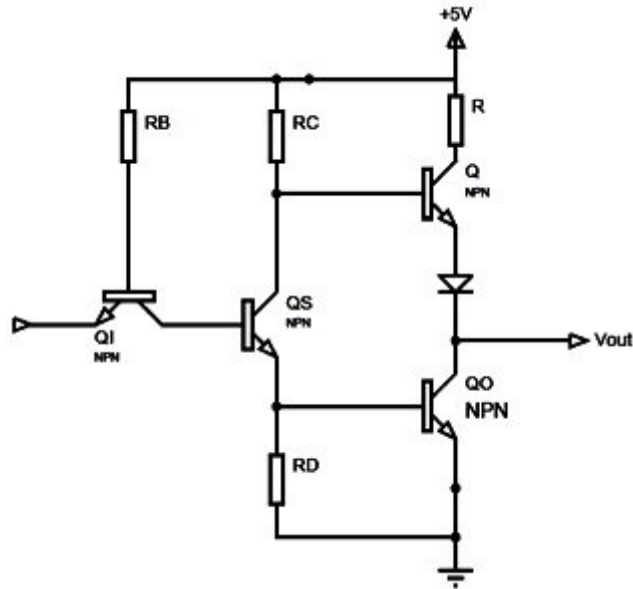
زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

سری سوال: ۱ یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۷- کدام رابطه در مورد مدار زیر صحیح نیست؟



$$I_{E.S}(sat) = I_{B.S} + I_{C.S} \quad .4$$

$$I_{OL} = I_{E.O}(sat) \quad .3$$

$$I_{RD} = \frac{V_{BE.O}(sat)}{RD} \quad .2$$

$$I_{B.O} = I_{E.S}(sat) - I_{RD} \quad .1$$

۸- کدام تکنولوژی ساخت گیت می تواند با حداقل ترانزیستور یک تابع منطقی را به همراه متمم تابع منطقی در خروجی تولید کند؟

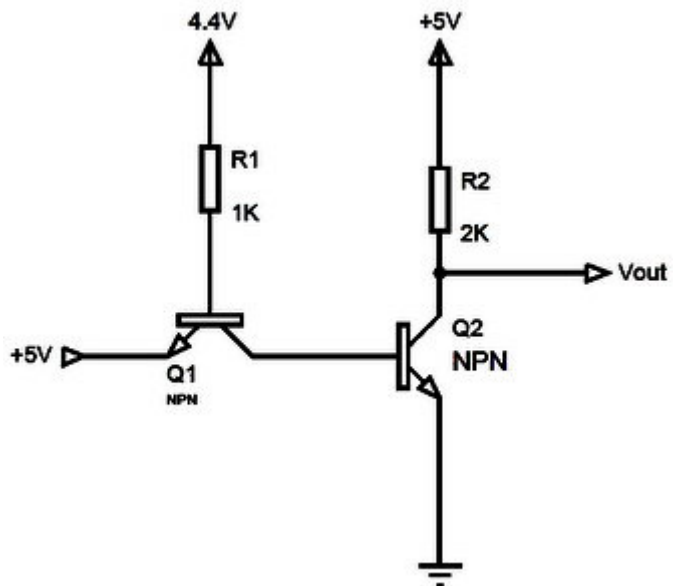
STTL .۴

ECL .۳

TTL .۲

CMOS .۱

۹- در مدار زیراگر  $V_{IN} = +5V$  باشد. جریان بیس  $Q_2$  را محاسبه کنید  $\beta_R(Q_1) = .02$ ,  $\beta_F(Q_2) = 50$ ,  $V_{CE}(sat) = 0.2$



3.6mA .۴

1mA .۳

0.6mA .۲

3mA .۱

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۱۰- کدام گزینه در مورد ترانزیستور های BJT صحیح است؟

۱. عرض بیس را معمولا بزرگتر می سازند تا جریان رسیده از امیتر را براحتی جذب کند.
۲. عرض امیتر را کوچکتر می سازند تا جریان دهی در مسیر مستقیم بیشتر باشد.
۳. عرض کلکتور را بزرگتر می سازند تا بار های رسیده از امیتر را براحتی جذب کند.
۴. فقط الکترون ها جریان را هدایت می کنند و حفره ها جذب الکترون را انجام می دهند.

۱۱- ظرفیت ورودی یک گیت NAND برابر ۵ گیت است اگر  $V_{BE}(FA) = 1.25V$  باشد حداکثر مقدار  $V_{CE}(sat)$  برای این گیت چقدر است؟

۱. ۰.۲V      ۲. ۰.۲۵V      ۳. ۰.۲۴V      ۴. ۰.۱V

۱۲- کدام یک جز خصوصیات منطق ECL است؟

۱. حاشیه امنیت نویز پایین
۲. توانایی تولید منطق AND مرکب
۳. عدم وابستگی ظرفیت خروجی به ولتاژهای تراز منطقی
۴. سرعت پایین

۱۳- مدار واسط برای اتصال منطق STTL به CMOS چیست؟

۱. اتصال یک مقاومت بالابر به مدار CMOS
۲. استفاده از مدار تزویج امیتری
۳. استفاده از بافر سه حالته
۴. استفاده از منطق DTL

سری سوال: ۱ یک

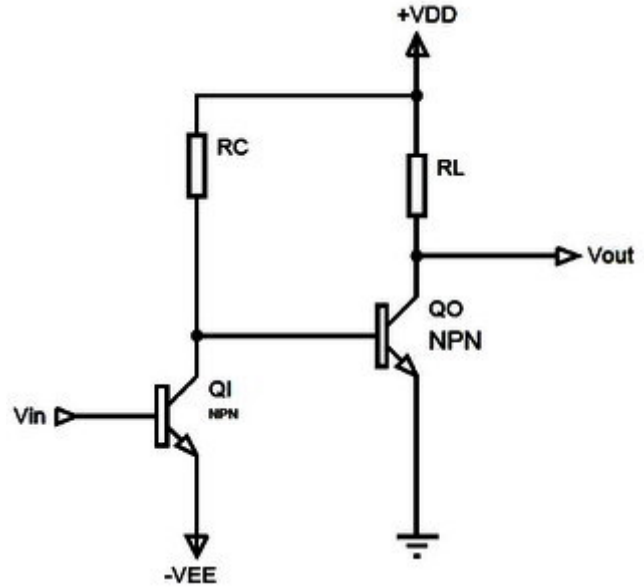
زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۱۴- مدار زیر چه کاری انجام می دهد؟



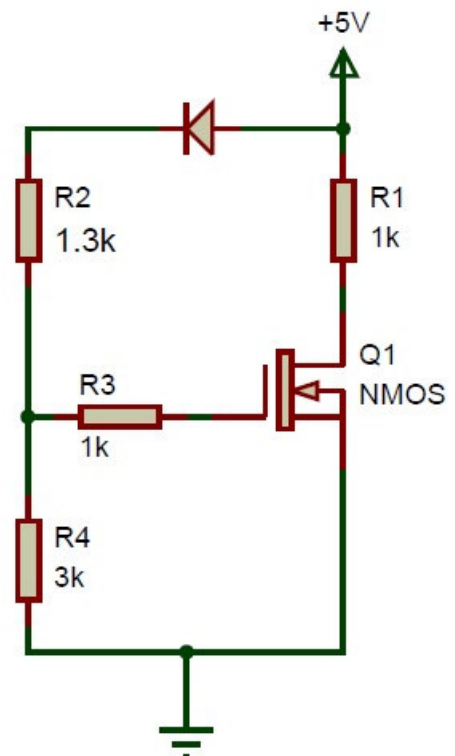
۱. مبدل TTL به ECL

۲. مبدل ECL به CMOS

۳. مبدل TTL به ECL

۴. مبدل CMOS به TTL

۱۵- در مدار شکل زیر ترانزیستور NMOS در چه وضعیتی است؟  $V_T = 1$   $K_n = 1$



۱. فعال

۲. قطع

۳. اشباع

۴. فعال معکوس

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۱۶- برای اینکه ترانزیستور PMOS در حالت تریودی (فعال) باشد کدام روابط ولتاژی برای آن باید برقرار باشد؟

$$V_{DS} + V_T \leq V_{GS} \quad .۴ \quad V_{DS} + V_T \geq V_{GS} \quad .۳ \quad V_{DS} + V_T < V_{GS} \quad .۲ \quad V_{DS} + V_T > V_{GS} \quad .۱$$

۱۷- با فرض اینکه ولتاژ منبع تغذیه  $V_{DD}$  ثابت بماند تغییر پارامترهای  $L$  و  $W$  با ضریب  $\frac{1}{\alpha}$  ( $\alpha > 1$ ) چه تاثیری بر روی جریان

اشباع در گیت های با تکنولوژی MOSFET دارد؟

$$\begin{array}{ll} ۱. تغییر  $W$  باعث کاهش با ضریب  $\frac{1}{\alpha}$  & ۱. تغییر  $L$  باعث کاهش با ضریب  $\frac{1}{\alpha}$  \\ ۲. تغییر  $W$  باعث افزایش با ضریب  $\alpha$  & ۲. تغییر  $L$  باعث افزایش با ضریب  $\alpha^2$  \\ ۳. تغییر  $W$  باعث افزایش با ضریب  $\alpha$  & ۳. تغییر  $L$  باعث افزایش با ضریب  $\alpha$  \\ ۴. تغییر  $W$  باعث افزایش با ضریب  $\alpha$  & ۴. تغییر  $L$  باعث افزایش با ضریب  $\alpha^2$  \end{array}$$

۱۸- کدام گزینه صحیح است؟

۱. ظرفیت خروجی گیت در حالتی که ولتاژ خروجی  $V_{OH}(MAX)$  باشد محاسبه می شود.
۲. ظرفیت خروجی گیت در حالتی که ولتاژ خروجی  $V_{OL}(MIN)$  باشد محاسبه می شود.
۳. ظرفیت ورودی گیت در حالتی که ولتاژ ورودی  $V_{IL}(MIN)$  باشد محاسبه می شود.
۴. ظرفیت ورودی گیت در حالتی که ولتاژ ورودی  $V_{IH}(MAX)$  باشد محاسبه می شود.

۱۹- اثر بدنه برای ترانزیستورهای MOSFET بر کدام مشخصه ولتاژی تاثیر گذار است؟

$$V_{GS} \quad .۲ \quad V_{DS} \quad .۱ \quad V_{GD} \quad .۴ \quad V_T \quad .۳$$

۲۰- کدام گزینه روابط صحیح جریان های ترانزیستور BJT را نشان می دهد؟

$$\begin{array}{ll} ۱. در حالت فعال:  $I_C = \beta_F I_B, I_C = I_B + I_E$  & ۱. در حالت فعال معکوس:  $I_C = \beta_R I_B, I_C = I_B + I_E$  \\ ۲. در حالت اشباع:  $I_C \leq \beta_F I_B, I_E = I_B + I_C$  & ۲. در حالت فعال معکوس:  $I_C = \beta_R I_E, I_C = I_B + I_E$  \\ ۳. در حالت اشباع:  $I_C \leq \beta_F I_B, I_E = I_B + I_C$  & ۳. در حالت فعال معکوس:  $I_C = \beta_R I_E, I_C = I_B + I_E$  \\ ۴. در حالت اشباع:  $I_C \leq \beta_F I_B, I_E = I_B + I_C$  & ۴. در حالت فعال معکوس:  $I_C = \beta_R I_E, I_C = I_B + I_E$  \end{array}$$

سری سوال: ۱ یک

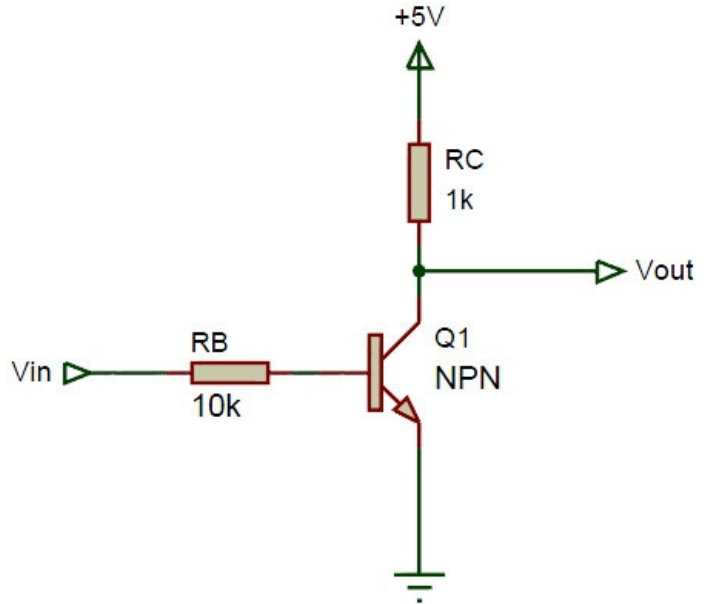
زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۲۱- ظرفیت خروجی گیت زیر چند است؟  $\beta_F = 50, V_{BE}(sat) = 0.7V, V_{BE}(FA) = 0.7V$



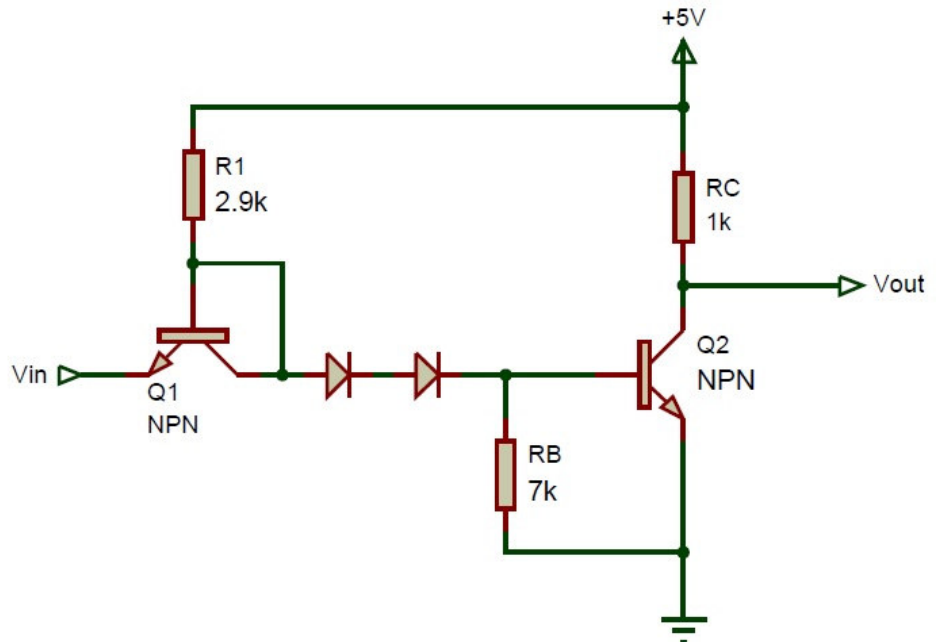
۳۰ .۴

۱۲ .۳

۳۳ .۲

۲۰ .۱

۲۲- در مدار زیر  $\beta_F$  ترانزیستور  $Q_2$  چند است؟  $V_{IN} = +5V, V_{CE}(sat) = 0.2V$



۲۰ .۴

۵ .۳

۵۰ .۲

۲ .۱



سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۹۰ تشریحی: ۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۲۳- کدام یک جز مزایای تکنیک مداری گیت TTL شاتکی نیست؟

۱. زوج دارلینگتون
۲. تاثیر ولتاژهای منفی ورودی
۳. پایین بر فعال
۴. بالابر فعال

۲۴- کدام یک جز خصوصیات TTL شاتکی کم توان نیست؟

۱. دیود های شاتکی
۲. تاخیر انتشار کم
۳. مقاومت های بزرگتر
۴. سطح سیلیسیم کمتر

۲۵- کدام گزینه صحیح است؟

۱. منطق CMOS مصرف توان بیشتری نسبت به TTL دارد.
۲. با افزایش سرعت در هر تکنولوژی ساخت گیت مصرف توان افزایش می یابد.
۳. منطق MECL دارای مصرف توان پایین و سرعت زیاد است.
۴. منطق ALSTTL دارای مصرف توان بیشتر و سرعت کمتری نسبت به MECL است.