

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

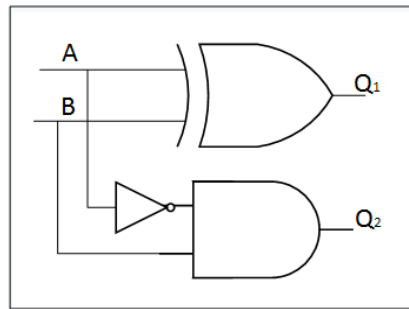
سری سوال: یک ۱

عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر(چندبخشی) ۱۱۱۵۱۶۳

استفاده از ماشین حساب مهندسی مجاز است

۱- مدار زیر چه کاری انجام می دهد؟

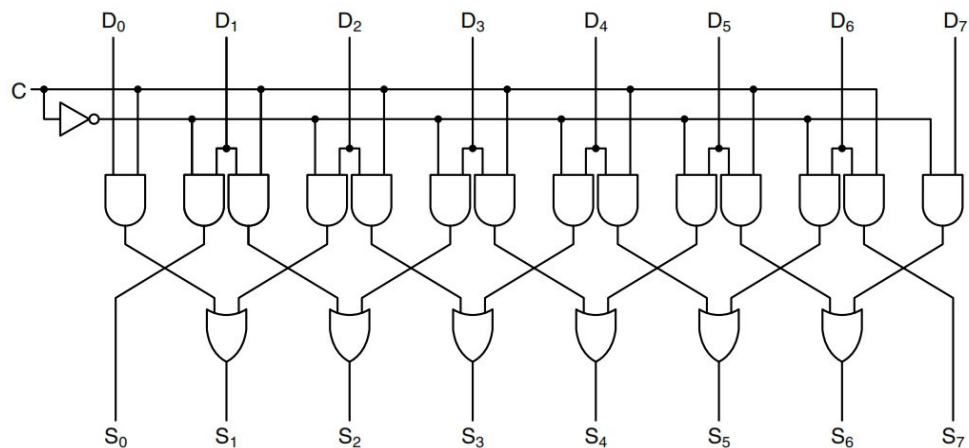


۰۱ نیم جمع کننده ۰۲ تمام جمع کننده ۰۳ نیم تفریق کننده ۰۴ تمام تفریق کننده

۲- برای یک حافظه DDR با پهنای باند خروجی ۳۲ بیتی و با فرکانس ۱۰۰۰MHz، نرخ انتقال داده ها کدام گزینه است؟

۰۱ 32Gbps ۰۲ 64Gbps ۰۳ 3.2Gbps ۰۴ 6.4Gbps

۳- در مدار شکل مقابل اگر D ورودی مدار و S خروجی مدار باشد در صورتیکه C مساوی ۰ باشد مدار چه کاری انجام می دهد؟



۰۱ شیفت به راست ۰۲ شیفت به چپ

۰۳ انتقال سریال به چپ ۰۴ انتقال سریال به راست

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر(چندبخشی) ۱۱۱۵۱۶۳

۴- برای طراحی یک ALU بصورت ۳۲ بیتی از ۳۲ تا ALU یک بیتی بصورت متصل استفاده کرده ایم، اگر تاخیر ALU هر کدام ۱ns باشد و تاخیر انتشار رقم نقلی در هر کدام ۲ns باشد، جواب جمع دو عدد ۳۲ بیتی در کدام زمان در دسترس خواهد بود؟

۱. ۹۴ns ۲. ۹۶ns ۳. ۱۲۸ns ۴. ۱۲۷ns

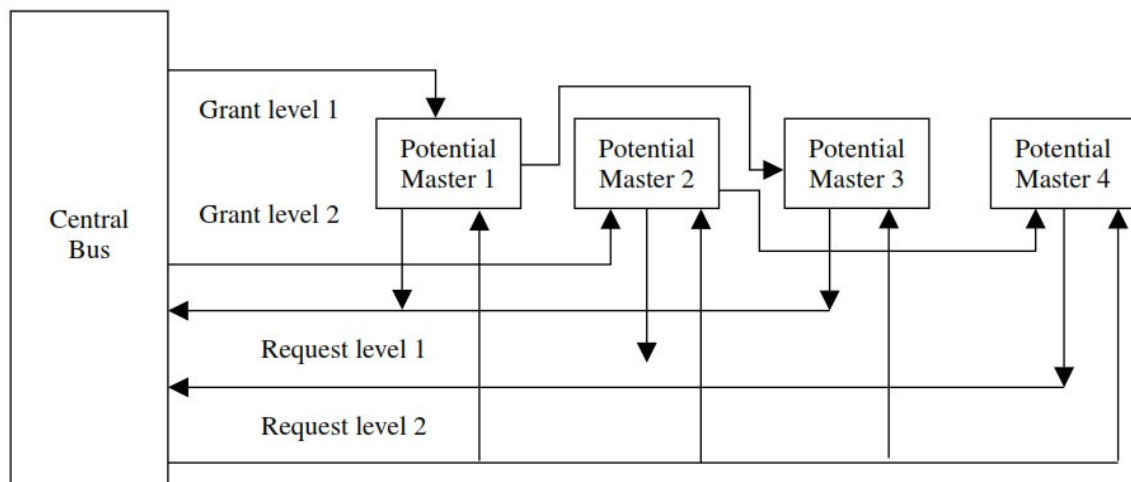
۵- یک حافظه ۴۰۹۶Kx32bit معادل کدام است؟

۱. ۶۴MB ۲. ۸MB ۳. ۳۲MB ۴. ۱۶MB

۶- مشکل اصلی طراحی گذرگاه بصورت سنکرون (همگام) مربوط به کدام گزینه است؟

۱. کم بودن سرعت حافظه به دلیل محدودیت تکنولوژی.
۲. مسئله عدم همزمانی در استفاده از تبادل پیام بین دستگاه ها.
۳. درگیر بودن گذرگاه با سخت افزارهای نامتجانس از نظر سرعت.
۴. کند بودن سرعت کلاک در سیستم گذرگاه سنکرون.

۷- در شکل مقابل نوع داوری گذرگاه چیست؟



۱. داوری غیر متمرکز دو سطحی
۲. داوری متمرکز دو سطحی
۳. داوری متمرکز
۴. داوری غیر متمرکز

۸- نوع داوری در گذرگاه PCI به چه صورتی است؟

۱. متمرکز
۲. متمرکز چند سطحی
۳. غیر متمرکز
۴. غیر متمرکز بسیار سریع

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر(چندبخشی) ۱۱۱۵۱۶۳

۹- اگر در فرمت کلمه کنترلی شکل مقابل بیت JMPC یک باشد چه آدرسی برای ریزدستور بعدی در MPC قرار می گیرد؟

Bits	9	3	8	9	3	4																
	J M P C	J A M N	J A M Z	S L L 8	S R A 1	F ₀ F ₁	E N A	E N B	I N V A	I N C	H	O P C	T O S	C P L V	S P	P C	M D R	M A R	W R I T E	R E A D	F E E T C H	B bus

MPC= NEXT- ADDRESS .۲

MPC=NEXT-ADDRESS OR JAMN .۱

MPC=MBR OR NEXT-ADDRESS .۴

MPC= NEXT-ADDRESS OR JAMZ .۳

۱۰- در صورتی که بخواهیم یک عمل انتقال از MBR به TOS و از TOS به MDR را همراه با یک عمل نوشتن و یک دستور انشعاب به Main1 در یک سیکل ساعت و بترتیب انجام دهیم دستور IJVM متناظر با آن چگونه خواهد بود؟

goto Main1, wr, MDR=TOS=MBR .۲

TOS=MBR, MDR=TOS, wr, goto Main1 .۱

MDR=TOS, TOS=MBR, wr, goto Main1 .۴

MDR=TOS=MBR, wr, goto Main1 .۳

۱۱- استفاده از کد ویژه WIDE در برخی از دستورات IJVM چه امکانی را برای برنامه نویس ایجاد می کند؟

۱. امکان دسترسی به همه فضای حافظه متغیرهای محلی با ایجاد اندیس ۱۶ بیتی.

۲. ایجاد تنوع بیشتر در دستوراتی مانند ILOAD, ISTORE و افزایش تعداد دستورات IJVM.

۳. امکان دسترسی به همه فضای حافظه متغیرهای محلی با ایجاد اندیس ۸ بیتی.

۴. ایجاد پیاده سازی جدید برای دستوراتی مانند ILOAD, ISTORE در IJVM.

۱۲- در Mic-2 بیشترین همپوشانی توسط چه عاملی ایجاد می گردد؟

۲. استفاده از خط لوله

۱. معماری سه گذرگاه

۴. واحد واکنشی مجزا

۳. ادغام حلقه مفسر در دستورات

۱۳- ریز برنامه زیر مربوط به کدام دستور در ماشین Mic-2 است؟

MAR = LV + MBR1U; rd

MAR = SP = SP + 1

TOS = MDR; wr; goto (MBR1)

ILOAD .۴

BIPUSH .۳

IINC .۲

ISTORE .۱

سری سوال: ۱ یک

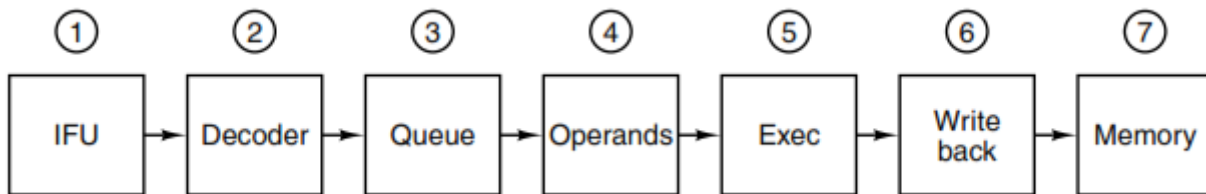
زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر(چندبخشی) ۱۱۱۵۱۶۳

۱۴- در پایلین هفت مرحله ای Mic-4 در صورتی که بیت goto در یک ریز دستور تنظیم شده باشد، اجرای دستورات به چه صورتی خواهد بود؟



۱. به دلیل وجود انشعاب واحد صف پیام تصدیق را با یک سیکل توقف به واحد رمزگشایی ارسال می کند.
۲. علامت وجود وابستگی داده ای بین دستورات است و واحد رمزگشایی از ارسال ریز دستورات جدید خودداری می کند.
۳. به دلیل وجود انشعاب واحد صف از ارسال پیام تصدیق به واحد رمزگشایی خودداری می کند.
۴. علامت پایان ریز دستورات است و واحد رمزگشایی پس از یک سیکل تاخیر می تواند بقیه ریز دستورات را ارسال کند.

۱۵- در کدام سیاست نوشتن از حافظه کش در حافظه اصلی محتویات حافظه اصلی زمانی بروز می شود که اولین miss (عدم دسترسی) اتفاق بیفتد؟

۱. پس نویسی
۲. تخصیص نویسی
۳. کامل نویسی
۴. تعویق نویسی

۱۶- در کدام روش پیش بینی انشعاب از یک شبیه ساز برای اجرای برنامه و تعیین رفتار آن استفاده می گردد؟

۱. روش استاتیک با استفاده از کامپایلر
۲. روش داینامیک با یک بیت پیش بینی
۳. روش استاتیک پروفایلینگ
۴. روش داینامیک با دو بیت پیش بینی

۱۷- فرض کنیم می خواهیم برنامه ای در ۱۰۰ خط در زبان سطح بالا بنویسیم که ۱۰ درصد برنامه ۹۰ درصد زمان اجرا را به خود اختصاص می دهد. با فرض اینکه نوشتن برنامه در زبان سطح بالا ۱۰ روز زمان و اجرای آن ۱۰۰ ثانیه زمان لازم داشته باشد و نوشتن آن در زبان اسمبلی ۵ برابر زمان و اجرای آن ۳ برابر سریعتر از برنامه سطح بالا باشد، به عنوان یک ترکیبی ۱۰ درصد پیچیده برنامه با زبان اسمبلی و ۹۰ درصد دیگر با زبان سطح بالا نوشته شده است. در اینصورت زمان اجرای برنامه ترکیبی نسبت به زبان سطح بالا در این برنامه چگونه است؟

۱. ۱,۵ برابر سریعتر است.
۲. ۱,۵ برابر کندتر است.
۳. ۲,۵ برابر سریعتر است.
۴. ۲,۵ برابر کندتر است.

۱۸- اسمبلر پردازنده های اینتل، موتورولا و اسپارس برای رزرو فضای متغیرها در حافظه از چه فرمتی استفاده می کنند؟
DD (Define Double) , DC (Define Constant) , W (Word)

۱. intel-DD , motorolla -DC , SPARC- DD
۲. intel-DD , motorolla -DC , SPARC- W
۳. intel-DD , motorolla -DD , SPARC- DD
۴. intel-DC , motorolla -DD , SPARC- W

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر (چندبخشی) ۱۱۱۵۱۶۳

۱۹- با توجه به شبه دستورات زیر کدام گزینه درست است؟

BASE EQU 1000
LIMIT EQU 4xBASE+2000

(۱) نماد LIMIT مقدار ۶۰۰۰ به خود می گیرد.

(۲) نماد BASE مقدار ۴۰۰۰ به خود می گیرد.

(۳) نماد BASE مقدار ۱۰۰۰ به خود می گیرد.

۱.۴

۱۰۲.۳

۳۰۲.۲

۳۰۱

۲۰- در قطعه برنامه زیر کدام مشکل ایجاد می گردد؟

```

M1 MACRO
  IF WORDSIZE GT 16
M2 MACRO
  ...
  ENDM
  ELSE
M2 MACRO
  ...
  ENDM
  ENDM
M1
  ENDM
  
```

۲. ماکرو M2 قبل از تعریف در داخل M1 ظاهر شده است.

۱. ماکرو M2 هم در قسمت if و هم در else آمده است.

۴. برنامه بدون هیچ موردی صحیح و قابل اجرا است.

۳. ماکرو M1 خودش را فراخوانی کرده است.

۲۱- کدام در مورد گذر های اسمبلی درست است؟

۱. انتساب مقادیر به نمادها و ایجاد برنامه هدف و گسترش ماکرو در گذر دوم انجام می گردد.

۲. انتساب مقادیر به نمادها و ایجاد برنامه هدف و گسترش ماکرو در گذر اول انجام می گردد.

۳. جداول نمادها، شبه دستورات و کد عملیاتی و گسترش ماکرو در گذر دوم ایجاد می شود.

۴. جداول نمادها، شبه دستورات و کد عملیاتی و گسترش ماکرو در گذر اول ایجاد می شود.

۲۲- در کدام گزینه وظیفه Linker بصورت صحیح بیان شده است؟

۱. آوردن ماژولهای هدف به حافظه و ترکیب آنها در یک فضای واحد.

۲. ترجمه و ترکیب ماژولهای برنامه و ترکیب آنها در یک فضای واحد.

۳. وظیفه ترکیب ماژولهای برنامه را بر عهده دارد.

۴. وظیفه ترجمه و ترکیب قسمتهای مختلف برنامه را در حافظه را بر عهده دارد.

سری سوال: ۱ یک

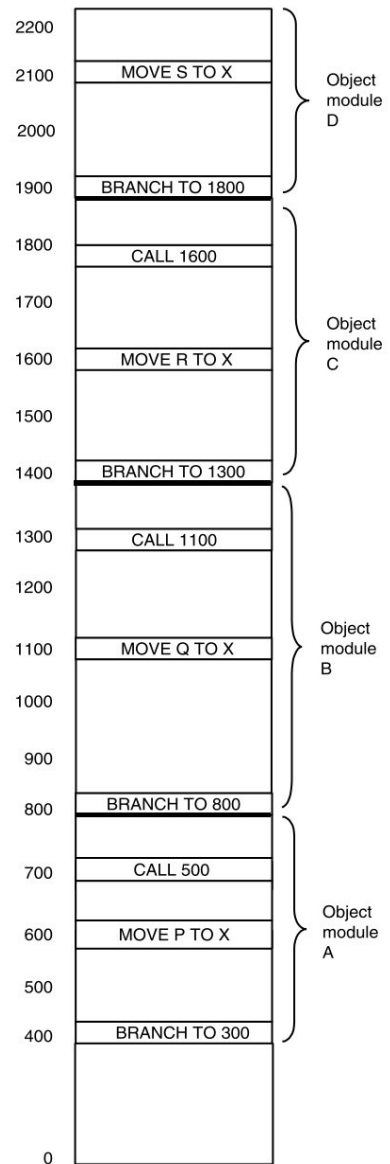
زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر (چندبخشی) ۱۱۱۵۱۶۳

۲۳- در شکل اتصال ماجولهای برنامه ای نشان داده شده است، پس از بارگذاری دوباره برنامه هدف در حافظه کدام مشکل ایجاد شده است؟



۰۲. مشکل جابجایی در حافظه

۰۴. استفاده نادرست از حافظه

۰۱. مشکل اتصال نادرست

۰۳. مشکل ارجاع خارجی

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر(چندبخشی) ۱۱۱۵۱۶۳

۲۴- کدام در مورد پردازنده TriMedia صحیح است؟

۱. TriMedia یک پردازنده VLIW و جزو پردازنده های RISC است.

۲. TriMedia یک پردازنده VLIW و جزو پردازنده های CISC است.

۳. TriMedia یک پردازنده Pipeline و جزو پردازنده های RISC است.

۴. TriMedia یک پردازنده Multi Core و جزو پردازنده های CISC است.

۲۵- در صورتیکه بندهای سه برنامه B، A و C مطابق شکل مقابل باشند، کدام گزینه اجرای چند بندی درشت دو تزیقی می تواند باشد؟

A1	A2			A3	A4	A5			A6	A7	A8
----	----	--	--	----	----	----	--	--	----	----	----

B1			B2			B3	B4	B5	B6	B7	B8
----	--	--	----	--	--	----	----	----	----	----	----

C1	C2	C3	C4			C5	C6			C7	C8
----	----	----	----	--	--	----	----	--	--	----	----

A1	B1	C1	C3	A3	A5	B2	C5	A6	A8	B3	B5
A2		C2	C4	A4			C6	A7		B4	B6

۲.

A1	B1	C1	A3	B2	C3	A5	B3	C5	A6	B5	C7
A2		C2	A4		C4		B4	C6	A7	B6	C8

۱.

A1	B1	C1	C3	A3	A5	B2	C5	A6	A8	B5	C7
A2		C2	C4	A4			C6	A7		B6	C8

۴.

A1	B1	C2	C4	A4	B2	C6	A7	B3	B5	B7	C7
A2	C1	C3	A3	A5	C5	A6	A8	B4	B6	B8	C8

۳.

۲۶- در اجرای بندها با منابع مشترک در صورتی که بصورت پویا هر بندی منبع را در قسمت مشخصی از برش زمانی در اختیار بگیرد (مثلا ۲/۳ زمان) این موضوع کدام استراتژی مدیریت منابع درسیستم های چند بندی را بیان می کند؟

۱. اشتراک کامل ۲. منابع قسمت شده ۳. همتا سازی ۴. اشتراک محدود

۲۷- در طراحی یک پردازنده موازی از چهار هسته و در هر کدام از یک خط لوله ۷ بندی استفاده شده است و حافظه کش بصورت اشتراکی بین هسته ها استفاده می گردد، پردازنده مذکور جزو کدامیک از انواع پردازنده های موازی می باشد؟

۱. چند هسته ناهمگن روی یک تراشه. ۲. چند خط لوله همگن در یک تراشه.

۳. چند هسته همگن روی یک تراشه. ۴. چند خط لوله ناهمگن در یک تراشه.

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۱۲۰ تشریحی: ۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۰

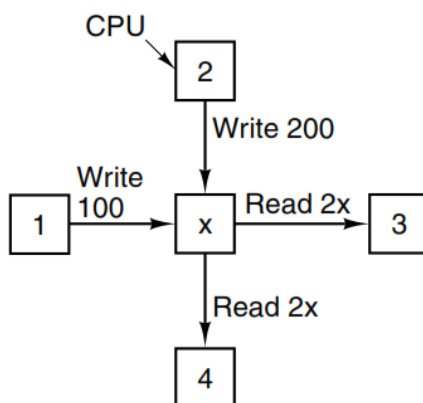
عنوان درس: اصول سیستمهای کامپیوتری

رشته تحصیلی/کد درس: ریاضیات و کاربردها، علوم کامپیوتر، علوم کامپیوتر(چندبخشی) ۱۱۱۵۱۶۳

۲۸- در یک برد شبکه نقش تراشه های PPE (موتور پردازش پروتکل قابل برنامه ریزی) کدام است؟

۱. هر تراشه PPE یک پردازنده RISC با مقداری حافظه SDRAM و قابل برنامه ریزی بصورت خط لوله یا منفرد می باشد.
۲. هر تراشه PPE یک پردازنده CISC با مقداری حافظه SDRAM و قابل برنامه ریزی بصورت خط لوله یا منفرد می باشد.
۳. هر تراشه PPE یک پردازنده RISC با مقداری حافظه SDRAM و قابل برنامه ریزی بصورت خط لوله می باشد.
۴. هر تراشه PPE یک پردازنده RISC با مقداری حافظه SRAM و قابل برنامه ریزی بصورت چند بندی می باشد.

۲۹- در شکل مقابل برای دو CPU که در حال نوشتن و دو CPU در حال خواندن صفحه ای از حافظه اشتراکی هستند کدام ترتیب خواندن و نوشتن ممکن نیست؟



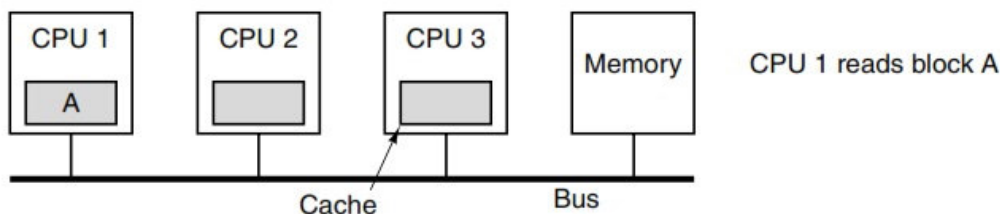
۴. W 200
R4=200
W 100
R3=100
R4=100
R3=100

۳. W 100
R4=100
W 200
R4=200
R3=200
R3=100

۲. W 100
R3=100
W 200
R4=200
R3=200
R4=200

۱. W 100
W 200
R4=200
R4=200
R3=200
R3=200

۳۰- در شکل زیر اگر CPU ۱ بخواند داده A را از حافظه اشتراکی بخواند کدام سیگنال را باید روی خط ارسال کند؟



۴. اختصاصی

۳. تسهیم شده

۲. نامعتبر

۱. تغییر کرده